



(19)

(11) Publication number:

11284280 A

Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 10083427

(51) Int'l. Cl.: H01S 3/18 H01L 33/00

(22) Application date: 30.03.98

(30) Priority:

(43) Date of application publication: 15.10.99

(71) Applicant: TOSHIBA CORP

(84) Designated contracting states:

(72) Inventor: WATANABE MINORU

(74) Representative:

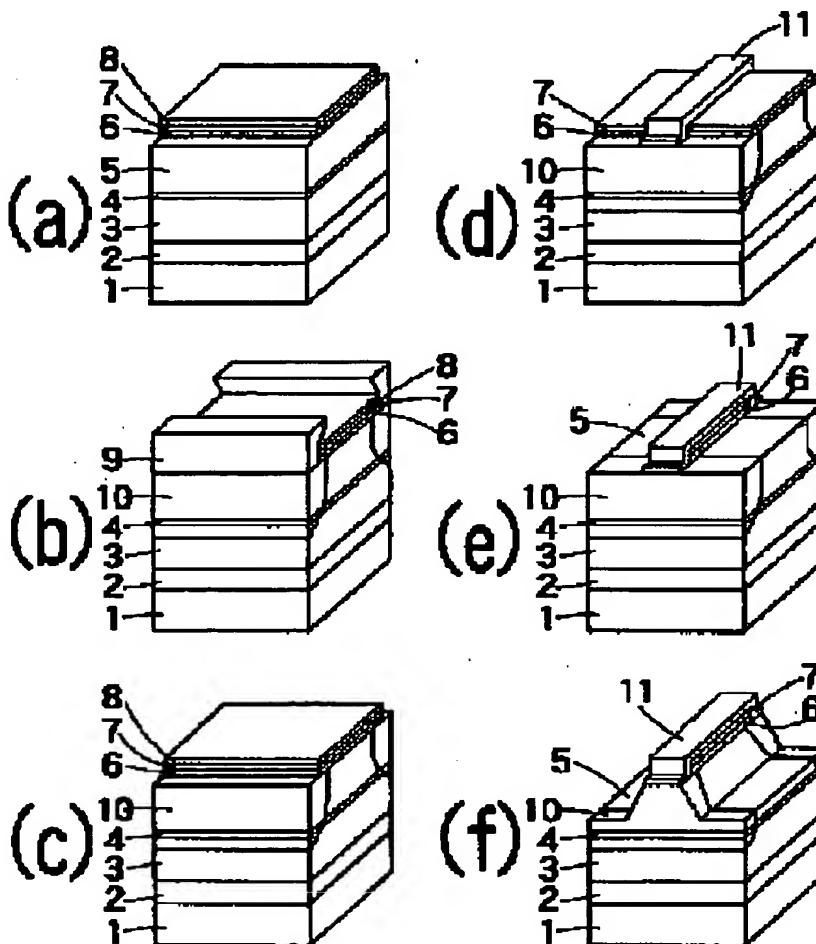
(54) SEMICONDUCTOR LASER DEVICE, ITS MANUFACTURE AND MANUFACTURE OF III-V COMPOUND SEMICONDUCTOR ELEMENT

(57) Abstract:

PROBLEM TO BE SOLVED: To effectively block injection of a current to an end surface, by performing solid-phase diffusion of dopant from a III-V compound semiconductor layer containing Zn or the like of high concentration.

SOLUTION: An N-type GaAs buffer layer 2, an N-type In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}P clad layer 3, an active region 4, a P-type In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}P clad layer 5, a P-type In_{0.5}Ga_{0.5}P easy conduction layer 6 and an N-type GaAs cap layer 7 are formed in order on an N-type GaAs substrate 1. Stripe-shaped SiO₂ 8 is deposited in parallel to an end surface of a resonator, and the cap layer 7 and the easy conduction layer 6 are etched by using the SiO₂ 8 as a mask. A P-type GaAs layer 9 doped with Zn is selectively grown and annealed, and Zn is diffused to the intermediate point of the N-type In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}P clad layer 3. When the Zn concentration of the P-type GaAs layer 9 is at least 2×10^{18} cm⁻³ and the thickness of the layer is at least 0.2 μm, a window region 10 which acts excellently can be formed.

COPYRIGHT: (C)1999,JPO



(51) Int.Cl.⁶

H 01 S 3/18

H 01 L 33/00

識別記号

F I

H 01 S 3/18

H 01 L 33/00

C

審査請求 未請求 請求項の数22 O L (全 11 頁)

(21)出願番号 特願平10-83427

(22)出願日 平成10年(1998)3月30日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 渡邊 実

神奈川県川崎市幸区小向東芝町1 株式会
社東芝多摩川工場内

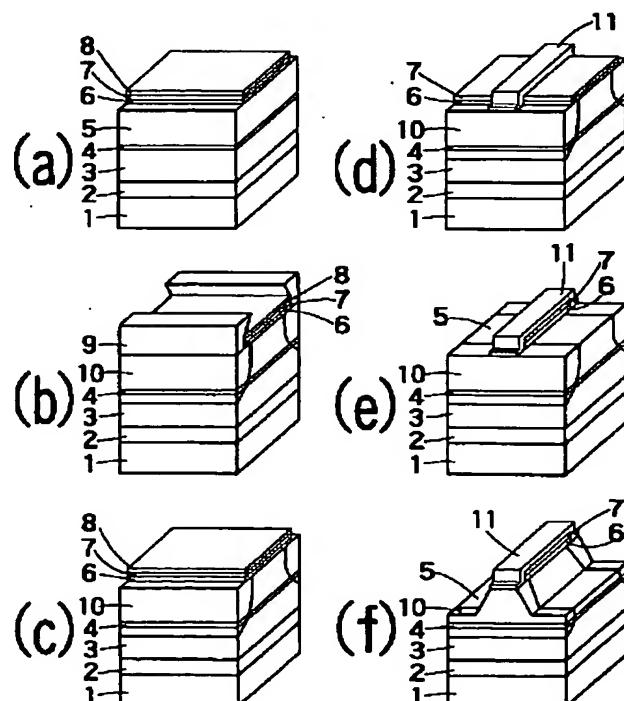
(74)代理人 弁理士 佐藤 一雄 (外3名)

(54)【発明の名称】 半導体レーザ装置及びその製造方法ならびにIII-V族化合物半導体素子の製造方法

(57)【要約】

【課題】 従来よりもZnを容易に拡散することができ、プロセス工程が簡略され、端面に対する電流の注入を効果的にブロックすることもできる半導体レーザ装置及びその製造方法ならびにIII-V族化合物半導体素子の製造方法を提供することを目的とする。

【解決手段】 ウェーハの表面にZnなどのドーパントを高濃度に含んだIII-V族化合物半導体層を設け、この層からドーパントを固相拡散させることにより、端面出射領域の活性層を無秩序化して窓領域を形成できる。このようにすることにより、ドーパントの拡散量の制御を従来よりもはるかに精密に行うことができるようになる。さらに、本発明においては、ヘテロ障壁による電流阻止構造をこの窓領域の上部に形成することにより、高性能の端面非注入型の窓構造レーザを実現することができる。



【特許請求の範囲】

【請求項1】第1導電型の化合物半導体基板と、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層より小さいバンドギャップを有する第2導電型のコンタクト層と、前記第2導電型のクラッド層よりもバンドギャップが小さく前記第2導電型のコンタクト層よりもバンドギャップが大きい第2導電型の通電容易層と、を備え、端面からレーザ光を放出する半導体レーザ装置であって、前記端面およびその近傍においては、前記第2導電型のクラッド層と前記コンタクト層とが隣接して積層され、且つ前記第2導電型のクラッド層と前記コンタクト層との界面におけるヘテロ障壁により電流が抑制されるものとして構成され、

前記端面近傍以外の部分においては、前記第2導電型のクラッド層と前記コンタクト層との間に、前記通電容易層が介在することにより通電が促進されるものとして構成されたことを特徴とする半導体レーザ装置。

【請求項2】前記半導体レーザ装置の前記端面およびその近傍は、それら以外の部分の前記活性層よりもバンドギャップが大きい化合物半導体で形成された窓領域とされ、

前記窓領域は、前記レーザ光のエネルギーよりも高いエネルギーに対応するバンドギャップを有することにより、前記窓領域内で前記レーザ光を吸収しないものとして構成されたことを特徴とする請求項1記載の半導体レーザ装置。

【請求項3】前記活性層は、前記クラッド層よりもバンドギャップが小さい井戸層と前記クラッド層よりもバンドギャップが小さく前記井戸層よりもバンドギャップが大きい障壁層との多層構造からなる多重量子井戸構造を有することを特徴とする請求項1または2に記載の半導体レーザ装置。

【請求項4】前記活性層は、前記クラッド層よりもバンドギャップが小さい井戸層と前記クラッド層よりもバンドギャップが小さく前記井戸層よりもバンドギャップが大きい障壁層との多層構造からなる多重量子井戸構造と、前記多重量子井戸構造の実効バンドギャップよりも大きく前記クラッド層より小さいバンドギャップを有する光ガイド層と、を有することを特徴とする請求項1～2のいずれか1つに記載の半導体レーザ装置。

【請求項5】前記第2導電型のクラッド層は、前記レーザ光の放出される方向に沿って帯状に層厚が厚いものとして構成されたリッジストライプを有することを特徴とする請求項1～4のいずれか1つに記載の半導体レーザ装置。

【請求項6】前記第2導電型のクラッド層の前記リッジストライプの両側に、第1導電型の電流ブロック層がそれぞれ積層されてなることを特徴とする請求項5記載の半導体レーザ装置。

【請求項7】前記化合物半導体基板は、GaAsからなり、

前記第1導電型のクラッド層と前記活性層と前記第2導電型のクラッド層は、InGaAlP系材料からなることを特徴とする請求項1～6のいずれか1つに記載の半導体レーザ装置。

【請求項8】端面からレーザ光を放出する半導体レーザ装置の製造方法であって、

III-V族化合物半導体基板の上に、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層よりもバンドギャップの小さい第2導電型の通電容易層とを順次積層したウェーハを形成する工程と、前記端面及びその近傍部の直上において前記通電容易層を選択的にエッチング除去し、前記第2導電型クラッド層を表面に露出させる工程と、前記露出させた前記第2導電型のクラッド層と前記通電容易層の上に前記通電容易層よりもバンドギャップの小さい第2導電型のコンタクト層を形成する工程と、を備えたことを特徴とする半導体レーザ装置の製造方法。

【請求項9】端面からレーザ光を放出する半導体レーザ装置の製造方法であって、

III-V族化合物半導体基板の上に、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層よりもバンドギャップの小さい第2導電型の通電容易層とを順次積層したウェーハを形成する工程と、開口部を有するマスクを前記通電容易層の上に形成する工程と、

少なくとも前記開口部に露出した前記ウェーハの上にZnが $2 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングされたp型III-V族化合物半導体層を形成し、前記p型III-V族化合物半導体層から前記第2導電型のクラッド層と前記活性層と前記第1導電型のクラッド層とにZnを順次拡散させる工程と、

前記マスクの前記開口部が形成されていた部分を横切るように前記ウェーハを分割することにより前記端面を形成する工程と、

を備えたことを特徴とする半導体レーザ装置の製造方法。

【請求項10】端面からレーザ光を放出する半導体レーザ装置の製造方法であって、

III-V族化合物半導体基板の上に、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層よりもバンドギャップの小さい第2導電型の通電容易層とを順次積層したウェーハを形成する工程と、

開口部を有するマスクを前記通電容易層の上に形成する工程と、

前記マスクの前記開口部をエッチングすることにより前記通電容易層を選択的にエッチング除去し、前記第2導電型クラッド層を露出させる工程と、

少なくとも前記マスクの前記開口部に露出した前記第2導電型のクラッド層の表面上にZnが $2 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングされたp型III-V族化合物半導体層を形成し、前記p型III-V族化合物半導体から前記第2導電型のクラッド層と前記活性層と前記第1導電型のクラッド層とにZnを順次拡散させる工程と、前記マスクの前記開口部が形成されていた部分を横切るように前記ウェーハを分割することにより前記端面を形成する工程と、を備えたことを特徴とする半導体レーザ装置の製造方法。

【請求項11】前記拡散させる前記工程は、水素、窒素、または前記p型III-V族化合物半導体層を構成するV族元素を含有する雰囲気中でアニール処理を行うことにより、前記p型III-V族化合物半導体から前記第2導電型のクラッド層と前記活性層と前記第1導電型のクラッド層とにZnを順次拡散させる工程を有することを特徴とする請求項9または10に記載の半導体レーザ装置の製造方法。

【請求項12】前記p型III-V族化合物半導体層の層厚は、 $0.2 \mu\text{m}$ 以上である事を特徴とする請求項9～11のいずれか1つに記載の半導体レーザ装置の製造方法。

【請求項13】前記p型III-V族化合物半導体層は、GaAsからなることを特徴とする請求項9～12のいずれか1つに記載の半導体レーザ装置の製造方法。

【請求項14】前記マスクは、酸化シリコン、塗化シリコン、及び酸化アルミニウムのいずれかであることを特徴とする請求項9～13のいずれか1つに記載の半導体レーザ装置の製造方法。

【請求項15】前記マスクは、化合物半導体からなることを特徴とする請求項9～13のいずれか1つに記載の半導体レーザ装置の製造方法。

【請求項16】前記化合物半導体からなる前記マスクは、アンドープまたはn型不純物がドープされていることを特徴とする請求項15記載の半導体レーザ装置の製造方法。

【請求項17】前記マスクの厚さは、前記第2導電型のクラッド層の半分以上であることを特徴とする請求項15または16に記載の半導体レーザ装置の製造方法。

【請求項18】前記マスクは、GaAsからなることを特徴とする請求項15～17のいずれか1つに記載の半導体レーザ装置の製造方法。

【請求項19】p型III-V族化合物半導体層の形成は、有機金属気相成長法、分子線エピタキシャル法、ハイドライド気相成長法、クロライド気相成長法、または液層成長法のいずれかにより行われることを特徴とする請求項9～18のいずれか1つに記載の半導体レーザ装置の製造方法。

【請求項20】ウェーハ上に開口部を有するマスクを形

成する工程と、

少なくとも前記マスクの前記開口部に露出した前記ウェーハの表面上にZnが $2 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングされたp型III-V族化合物半導体層を形成する工程と、

前記p型III-V族化合物半導体から前記ウェーハ中にZnを拡散させる工程と、を備えたことを特徴とするIII-V族化合物半導体素子の製造方法。

【請求項21】前記拡散させる前記工程は、アニール処理を行うことにより前記Znを拡散させる工程を含むことを特徴とする請求項20記載のIII-V族化合物半導体素子の製造方法。

【請求項22】前記アニール処理は、水素、窒素、または前記p型III-V族化合物半導体層を構成するV族元素を含有する雰囲気中で施されることを特徴とする請求項21記載のIII-V族化合物半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザ装置及びその製造方法ならびにIII-V族化合物半導体素子の製造方法に関する。さらに具体的には、本発明は、高出力動作をする半導体レーザ、特にデジタルビデオディスクや光磁気ディスクなどの光情報処理機器の光源として用いて好適な可視光半導体レーザ装置としての半導体レーザ装置及びその製造方法ならびにIII-V族化合物半導体素子の製造方法に関する。

【0002】

【従来の技術】III-V族化合物半導体素子は、発光素子や受光素子などの光デバイスあるいは電界効果トランジスタやバイポーラトランジスタなどの各種の電子デバイスとして広く実用に供されている。以下の説明では、これらのうちで、半導体レーザを例に挙げて説明する。

【0003】近年、MO(Magnetic-optical)ディスクやDVD(Digital-versatile-Disk)などの光ディスクの書き込み用光源として、 30 mW 以上の光出力の可視光半導体レーザが要求されている。このような高出力半導体レーザでは、半導体レーザの出射端面で光出力密度が上がることにより、半導体結晶が溶融し欠陥が増殖する光学損傷(Catastrophic Optical Damage: COD)が起こり問題となっている。このCODは、半導体レーザの出射端面でレーザ光が吸収されてキャリアが生成され、このキャリアが再結合する際発熱を起こすというサイクルが増大するために発生する。したがって、半導体レーザの端面にレーザ光のエネルギーよりもバンドギャップエネルギーが大きい半導体層を設ければ、レーザ光に対して出射端面部は透明になり、出射端面での光吸収が起こらなくなるのでCODが起こらなくなる。このようなレーザは「窓構造レーザ」と呼ばれており、高出力半導体レーザには必要な構造である。

【0004】このような窓構造レーザの製造方法を開示した文献としては、例えば IEEE Journal of Quantum Electronics, Vol. 1, No. 6, p 1874-1879 (1993) を挙げることができる。同文献に開示されている方法は、窓構造を作成したい領域に選択的に ZnO を堆積し、その後のアニールにより ZnO から Zn (亜鉛) を半導体レーザウェーハの活性層の下側のクラッド層まで拡散させ、活性層部分をクラッド層と混晶化させることにより、非拡散部に対して拡散部のバンドギャップエネルギーを増大させこの領域を窓領域とするものである。この方法においては、 Zn が拡散する深さは、アニール時間とアニール温度のみにより決まっていた。

【0005】

【発明が解決しようとする課題】しかし、窓領域を形成する際に、より深く Zn を拡散するために、アニール温度を上げたり、アニール時間を長くすると、もともと Zn がドーピングされていた半導体レーザの p 型クラッド層から活性層に Zn の拡散が起きてしまい、窓領域以外の活性層にまで Zn が拡散する。活性層に Zn が拡散してしまうと、動作中に劣化を生じ長期信頼性を劣化させるという問題が生ずる。

【0006】この問題は、半導体レーザのクラッド層が厚くなるにつれ深刻な問題となってくる。すなわち、クラッド層が厚いほど、 Zn をウェーハ表面から導入するために高温、長時間の熱拡散処理が必要とされるからである。

【0007】一方、高出力動作に伴う端面の劣化を防ぐために、半導体レーザの光出射端面部分に電流が流れないようにする端面電流非注入構造も試みられている。前述した文献においては、レーザの共振器となるリッジストライプの両サイドに電流ブロック層が設けられているが、これに加えて、窓構造部分を電流非注入構造するために、窓構造部の上にも n 型 $GaAs$ 層からなる電流ブロック層を設けて電流をブロックしている。すなわち、この構造においては、 p 型/ n 型/ p 型の積層構造により電流ブロックを行っている。このような構造で電流をブロックするときは、 n 型層は少なくとも $0.5 \mu m$ 以上の膜厚で積層する必要がある。このため、 p 型 $GaAs$ 層成長後にこの窓領域の上部表面において凹凸が生ずる。このような凹凸が生じた結果として、半導体レーザをヒートシンク上にアップサイドダウンでマウントするときに問題が生ずる。

【0008】また、窓領域の部分にだけ n 型 $GaAs$ 層を選択成長させるために、マスク合わせ等の工程が増えプロセスが複雑になるという問題もあった。

【0009】以上説明したような種々の問題は、半導体レーザ以外の多くの III-V 族化合物半導体素子が同様に有するものである。すなわち、受光素子や各種の電子デバイスにおいても、 Zn をウェーハ表面から拡散によ

り導入するプロセスが用いられる場合が多く、上述したような問題が生じていた。

【0010】本発明は、かかる問題点に鑑みてなされたものである。すなわち、その目的は、従来よりも Zn を容易に拡散することができ、プロセス工程が簡略され、端面に対する電流の注入を効果的にブロックすることができる半導体レーザ装置及びその製造方法ならびに III-V 族化合物半導体素子の製造方法を提供することにある。

【0011】

【課題を解決するための手段】すなわち、本発明の半導体レーザ装置は、第1導電型の化合物半導体基板と、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層より小さいバンドギャップを有する第2導電型のコンタクト層と、前記第2導電型のクラッド層よりもバンドギャップが小さく前記第2導電型のコンタクト層よりもバンドギャップが大きい第2導電型の通電容易層と、を備え、端面からレーザ光を放出する半導体レーザ装置であって、前記端面およびその近傍においては、前記第2導電型のクラッド層と前記コンタクト層とが隣接して積層され、且つ前記第2導電型のクラッド層と前記コンタクト層との界面におけるヘテロ障壁により電流が抑制されるものとして構成され、前記端面近傍以外の部分においては、前記第2導電型のクラッド層と前記コンタクト層との間に、前記通電容易層が介在してなることにより通電が促進されるものとして構成されたことを特徴とする。

【0012】ここで、前記半導体レーザ装置の前記端面およびその近傍は、それら以外の部分の前記活性層よりもバンドギャップが大きい化合物半導体で形成された窓領域とされ、前記窓領域は、前記レーザ光のエネルギーよりも高いエネルギーに対応するバンドギャップを有することにより、前記窓領域内で前記レーザ光を吸収しないものとして構成されたことを特徴とする。

【0013】また、前記活性層は、前記クラッド層よりもバンドギャップが小さい井戸層と前記クラッド層よりもバンドギャップが小さく前記井戸層よりもバンドギャップが大きい障壁層との多層構造からなる多重量子井戸構造を有することを特徴とする。

【0014】または、前記活性層は、前記クラッド層よりもバンドギャップが小さい井戸層と前記クラッド層よりもバンドギャップが小さく前記井戸層よりもバンドギャップが大きい障壁層との多層構造からなる多重量子井戸構造と、前記多重量子井戸構造の実効バンドギャップよりも大きく前記クラッド層よりも小さいバンドギャップを有する光ガイド層と、を有することを特徴とする。

【0015】また、前記第2導電型のクラッド層は、前記レーザ光の放出される方向に沿って帯状に層厚が厚いものとして構成されたリッジストライプを有することを特徴とする。

【0016】さらに、前記第2導電型のクラッド層の前記リジストライプの両側に、第1導電型の電流ブロック層がそれぞれ積層されてなることを特徴とする。

【0017】また、前記化合物半導体基板は、GaAsからなり、前記第1導電型のクラッド層と前記活性層と前記第2導電型のクラッド層は、InGaAlP系材料からなることを特徴とする。

【0018】一方、本発明の半導体レーザ装置の製造方法は、端面からレーザ光を放出する半導体レーザ装置の製造方法であって、III-V族化合物半導体基板の上に、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層よりもバンドギャップの小さい第2導電型の通電容易層とを順次積層したウェーハを形成する工程と、前記端面及びその近傍部の直上において前記通電容易層を選択的にエッチング除去し、前記第2導電型クラッド層を表面に露出させる工程と、前記露出させた前記第2導電型のクラッド層と前記通電容易層の上に前記通電容易層よりもバンドギャップの小さい第2導電型のコンタクト層を形成する工程と、を備えたことを特徴とする。

【0019】または、本発明の半導体レーザ装置の製造方法は、端面からレーザ光を放出する半導体レーザ装置の製造方法であって、III-V族化合物半導体基板の上に、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層よりもバンドギャップの小さい第2導電型の通電容易層とを順次積層したウェーハを形成する工程と、開口部を有するマスクを前記通電容易層の上に形成する工程と、少なくとも前記開口部に露出した前記ウェーハの上にZnが $2 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングされたp型III-V族化合物半導体層を形成し、前記p型III-V族化合物半導体層から前記第2導電型のクラッド層と前記活性層と前記第1導電型のクラッド層とにZnを順次拡散させる工程と、前記マスクの前記開口部が形成されていた部分を横切るように前記ウェーハを分割することにより前記端面を形成する工程と、を備えたことを特徴とする。

【0020】または、本発明の半導体レーザ装置の製造方法は、端面からレーザ光を放出する半導体レーザ装置の製造方法であって、III-V族化合物半導体基板の上に、第1導電型のクラッド層と、活性層と、第2導電型のクラッド層と、前記第2導電型のクラッド層よりもバンドギャップの小さい第2導電型の通電容易層とを順次積層したウェーハを形成する工程と、開口部を有するマスクを前記通電容易層の上に形成する工程と、前記マスクの前記開口部をエッチングすることにより前記通電容易層を選択的にエッチング除去し、前記第2導電型クラッド層を露出させる工程と、少なくとも前記マスクの前記開口部に露出した前記第2導電型のクラッド層の表面上にZnが $2 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングされたp型III-V族化合物半導体層を形成し、前記p型III-V族化合物半導体層から前記ウェーハ中にZnを拡散させる工程と、を備えたことを特徴とする。

化合物半導体から前記第2導電型のクラッド層と前記活性層と前記第1導電型のクラッド層とにZnを順次拡散させる工程と、前記マスクの前記開口部が形成されていた部分を横切るように前記ウェーハを分割することにより前記端面を形成する工程と、を備えたことを特徴とする。

【0021】ここで、前記拡散させる前記工程は、水素、窒素、または前記p型III-V族化合物半導体層を構成するV族元素を含有する雰囲気中でアニール処理を行うことにより、前記p型III-V族化合物半導体から前記第2導電型のクラッド層と前記活性層と前記第1導電型のクラッド層とにZnを順次拡散させる工程を有することを特徴とする。

【0022】また、前記p型III-V族化合物半導体層の層厚は、 $0.2 \mu\text{m}$ 以上である事を特徴とする。

【0023】また、前記p型III-V族化合物半導体層は、GaAsからなることを特徴とする。

【0024】また、前記マスクは、酸化シリコン、窒化シリコン、及び酸化アルミニウムのいずれかであることを特徴とする。

【0025】または、前記マスクは、化合物半導体からなることを特徴とする。

【0026】さらに、前記化合物半導体からなる前記マスクは、アンドープまたはn型不純物がドープされていることを特徴とする。

【0027】さらに、前記マスクの厚さは、前記第2導電型のクラッド層の半分以上であることを特徴とする。

【0028】さらに、前記マスクは、GaAsからなることを特徴とする。

【0029】また、p型III-V族化合物半導体層の形成は、有機金属気相成長法、分子線エピタキシャル法、ハイドライド気相成長法、クロライド気相成長法、または液層成長法のいずれかにより行われることを特徴とする。

【0030】一方、本発明のIII-V族化合物半導体素子の製造方法は、ウェーハ上に開口部を有するマスクを形成する工程と、少なくとも前記マスクの前記開口部に露出した前記ウェーハの表面上にZnが $2 \times 10^{18} \text{ cm}^{-3}$ 以上ドーピングされたp型III-V族化合物半導体層を形成する工程と、前記p型III-V族化合物半導体から前記ウェーハ中にZnを拡散させる工程と、を備えたことを特徴とする。

【0031】ここで、前記拡散させる前記工程は、アニール処理を行うことにより前記Znを拡散させる工程を含むことを特徴とする。

【0032】さらに、前記アニール処理は、水素、窒素、または前記p型III-V族化合物半導体層を構成するV族元素を含有する雰囲気中で施されることを特徴とする。

【0033】

【発明の実施の形態】本発明においては、III-V族化合物半導体素子の製造に際して、ウェーハの表面にZnなどのドーパントを高濃度に含んだIII-V族化合物半導体層を設け、この層からドーパントを固相拡散させることにより、ウェーハの所定の場所にZnを導入する。このようにすることにより、ドーパントの拡散量の制御を従来よりもはるかに精密に行うことができるようになる。

【0034】例えば、本発明を半導体レーザに応用した場合には、半導体レーザの端面部分の直上にZnを高濃度に含んだIII-V族化合物半導体層を設け、この層からZnの固相拡散により端面出射領域の活性層が無秩序化することにより窓領域を高い制御性で形成することができるようになる。

【0035】さらに、本発明においては、ヘテロ障壁による電流阻止構造をこの窓領域の上部に形成することにより、高性能の端面非注入型の窓構造レーザを実現することができる。

【0036】以下に、実施例を参考しつつ本発明の実施の形態について説明する。

【0037】(実施例1) 図1及び図2は、本発明による半導体レーザの製造方法を表す概略工程図である。すなわち、同図は、本発明をInGaAlP系可視光半導体レーザに適用した場合を例示したものである。

【0038】本発明によれば、まず、図1(a)に示したように、例えば有機金属気相成長(MOCVD)法により、n型GaAs基板1上に、例えばSiをドーピングしたn型GaAsバッファ層2、例えばSiをドーピングした膜厚1.7μmのn型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層(n=3~4×10¹⁷cm⁻³)3、活性領域4、例えばZnをドーピングした膜厚1.7μmのp型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層(p=9×10¹⁷cm⁻³)5、例えばZnをドーピングした膜厚50nmのp型In_{0.5}Ga_{0.5}P通電容易層6、例えばSiをドーピングした厚さ50nmのn型GaAsキャップ層7を順次形成する。

【0039】ここで、活性領域4は、例えば図2(e)に示したように、膜厚25nmのIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P第1光ガイド層16、膜厚6.5nmのIn_{0.65}Ga_{0.35}P井戸層17と膜厚4nmのIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P障壁層18とからなるMQW活性層20、及び膜厚25nmのIn_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P第2光ガイド層19からなるものとすることができます。

【0040】次に、半導体レーザの共振器端面に平行に例えば端面から20μmの開口部を持つようにストライプ状のSiO₂8を例えば膜厚200nmとなるように堆積し、このストライプ状のSiO₂8をマスクとして、例えばウエットエッチングなどにより、n型GaAsキャップ層7およびp型In_{0.5}Ga_{0.5}P通電容易層

6をエッチングする。

【0041】次に、図1(b)に示したように、窓領域10を形成する。具体的には、例えばMOCVD法などの結晶成長法により、Znを2×10¹⁸cm⁻³以上ドーピングしたp型GaAs層9を選択成長し、その後アニール処理を加えて、Znをp型GaAs層9からn型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層3の途中まで拡散させ、Znが拡散された窓領域10をSiO₂8の開口部の下に選択的に形成する。

【0042】このZn拡散の手順をMOCVD法を用いた場合を例に挙げてさらに詳細に説明する。まず、成長温度650°Cで、原料としてTMG(トリメチルガリウム)、DMZ(ジメチル亜鉛)、AsH₃を用いて、p型GaAs層を例えば1.5μm成長する。ここで、Zn濃度が2×10¹⁸cm⁻³となるように設定する。その後、成長温度のまま、TMG、DMZ、AsH₃の供給を断ち、H₂雰囲気中で20分間アニールをする。この間に、Znがp型GaAs層9からn型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層3の途中まで拡散していく。この拡散により、MQW活性層20と光ガイド層16、19からなる活性領域は、隣接しているp型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5およびn型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層3と混晶化し、この結果として実効的なバンドギャップが増大して窓領域となる。

【0043】本実施例の場合、活性領域4のうち、このZn拡散領域とSiO₂8の下のZnが拡散していない領域のフォトルミネッセンス(PL)波長はそれぞれ、630nmと680nmであり、Zn拡散領域では50nmの短波長化が実現でき、窓領域として十分に作用することが分かった。

【0044】図3は、ウェーハ表面からC-V法により測定したイオン化不純物濃度の深さ方向プロファイル図である。イオン化不純物が主にZnの場合はp型として測定され、イオン化不純物が主にSi(シリコン)の場合はn型として測定される。従って、p型の測定点のプロファイルがZnの拡散プロファイルに対応するものとみなすことができる。同図においては、実線がZnを拡散した部分で測定したp型にイオン化した不純物濃度のプロファイルであり、破線がZnを拡散していない部分で測定したp型キャリア濃度のプロファイルである。Znの非拡散領域では、p型クラッド層のp型にイオン化した不純物濃度は拡散処理前とほぼ同じであり、活性領域のイオン化した不純物濃度もきわめて低く測定限界に近い。これに対して、拡散領域のp型クラッド層のイオン化した不純物濃度は、非拡散領域のイオン化した不純物濃度の9×10¹⁷cm⁻³から1.3×10¹⁸cm⁻³に上がり、活性領域4でも非拡散領域に比べてp型にイオン化した不純物濃度は大幅に増大している。また、n型クラッド層3でイオン化した不純物濃度がp型からn型

に反転する位置が、非拡散領域（図中の白丸）に比べて拡散領域（図中の黒四角）では約0.2μmほど深くなっている。つまり、拡散領域でのZnの拡散は少なくともn型クラッド層中0.2μmの深さまで達していることが確認された。

【0045】このZn拡散処理では、p型GaAs層9の成長温度を高くするほど、あるいはその膜厚を厚くするほど、あるいはそのZn濃度を高くするほど、あるいはp型GaAs層9成長後のH₂アニール時間を長くするほど、あるいはそのアニール温度を高くするほど、Znはウェーハ中により深くまで拡散する。本発明者の検討の結果、p型GaAs層9のZn濃度が2×10¹⁸cm⁻³以上で、その層厚が0.2μm以上の場合に、良好に作用する窓領域10を形成することができた。

【0046】本実施例における上記各パラメータの設定はあくまでも一例であり、Znを拡散させる半導体層の種類や膜厚およびZnを拡散させる深さにより上記パラメータを適宜決めればよい。

【0047】非拡散領域のp型クラッド層5中のZnがn型クラッド層3中に拡散しやすい場合には、上記パラメータの内、アニール温度と時間のパラメータは増すべきではなく、主に、p型GaAs層9中のZn濃度を増やして、Znの拡散を深くすることが望ましい。または、p型GaAs層の厚さを増やすべきである。

【0048】また、本実施例では、p型GaAs層を成長後、成長温度と同じ温度でH₂アニールを行っているが、アニール温度は成長温度以上であっても差し支えない。また、水素雰囲気の代わりに窒素ガス雰囲気や、AsH₃などのV族元素を含有した雰囲気でアニールを行っても良い。

【0049】さらに、本実施例では、Znの拡散源として、高濃度にZnをドーピングしたp型GaAs層を用いているが、GaAsに限らず他のIII-V族化合物半導体でも勿論同じ効果が得られる。この場合にも、p型III-V族化合物半導体成長後のアニールは水素雰囲気、窒素雰囲気もしくはV族原料雰囲気中で行えばよい。

【0050】また、本実施例では、MOCVD法を用いてp型GaAs層を成長しているが、分子線エピタキシー(MBE)法や、その他の結晶成長法でも同様な効果が得られる。MBE法の場合は、p型GaAs層の成長後のアニールはAs(砒素)雰囲気中もしくは真空中で行えばよい。

【0051】さらに、不純物を固相拡散させるために、アニール工程を別途設ける必要がない場合もある。すなわち、p型III-V族化合物半導体を成長している際に、含有されるp型不純物が下地の半導体層に固相拡散する場合もある。このような場合には、p型III-V族化合物半導体を成長後に別途アニール工程を実施することなく、p型不純物を固相拡散することができる。

【0052】次に、図1(c)に示したように、p型GaAs層9をエッチングにより除去し、SiO₂8の開口部にp型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5のZn拡散領域10を露出させる。

【0053】この後、図1(d)に示したように、SiO₂8を取り除きn型GaAs7を露出させた後、共振器となるリッジストライプを形成すべく、例えば幅4.5μmで厚さ200nmのストライプ状SiO₂11をn型GaAs7のストライプ状の開口部に対して直交するように形成する。

【0054】次に、図1(e)に示したように、ストライプ状SiO₂11をマスクとして、n型GaAs7とp型In_{0.5}Ga_{0.5}P通電容易層6をエッチングして取り除く。

【0055】次に、図1(f)に示したように、ストライプ状SiO₂11をマスクにして、P型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5をリッジストライプ状に形成する。その形状としては、例えば、リッジ幅約5μm、リッジの厚さ1.7μm、リッジ側面の厚さ0.25μmに形成される。

【0056】次に、図2(a)に示したように、n型GaAs(n=2×10¹⁸cm⁻³)電流ブロック層を約1μmの膜厚でリッジの側面に選択成長させる。

【0057】次に、図2(b)に示したように、ストライプ状のSiO₂11をエッチングにより取り除く。

【0058】さらに、図2(c)に示したようにn型GaAs7をエッチングにより取り除くことにより、p型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5のリッジストライプ上には、Zn拡散領域を開口部とするp型In_{0.5}Ga_{0.5}P通電容易層6が露出した形となる。

【0059】この後、図2(d)に示したようにp型GaAsコンタクト層(p=2×10¹⁸cm⁻³)13を3μm形成し、p側電極としてAuZn/Au14を形成し、n側電極としてAuGe/Au15を形成する。さらに、ウェーハを劈開やスクライプ、ダイシング、またはドライエッチング法などの方法により分割し、レーザ光が放出される端面を形成することにより半導体レーザが完成する。

【0060】図2(e)は、本実施例により作成された半導体レーザーの一部断面斜視図である。同図からも分かるように、レーザーの光出射端面にはZn拡散による窓領域10が形成されており、この直上には、p型In_{0.5}Ga_{0.5}P通電容易層6を介さずに直接p型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5とp型GaAsコンタクト層13が接している。このため、この部分では両層のバンドギャップ差が大きいためヘテロ障壁により電流が遮断される。それに対して、Zn拡散領域10以外のリッジストライプ上には、p型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5とp型GaAsコンタクト層13の間に中間バンドギャップエネルギーを持つp型In

$0.5\text{ Ga}_{0.5}\text{P}$ 通電容易層6が存在することにより、電流が流れる構造になる。このようにして、光出射端面には、 $Z\text{n}$ の拡散による窓領域が形成され、しかも、この窓領域には電流が流れない端面非注入型の窓構造が得られる。

【0061】本実施例により得られた端面非注入型窓構造半導体レーザは、共振器長 $800\mu\text{m}$ 、ストライプ幅 $5\mu\text{m}$ 、前面反射率10%、裏面反射率90%にて、発振波長 680nm で発振し、 150mW までCODの発生がないことが確認された。

【0062】本実施例では、活性領域4は、MQW活性層20と光ガイド層16、19で形成されているが、クラッド層よりもバンドギャップエネルギーが小さい半導体層であればいずれを用いてもよく、MQW活性層ではなく単層の活性層でも、 $Z\text{n}$ 拡散によりバンドギャップエネルギーの増大が起こり同様な効果が得られる。

【0063】また、本実施例では、発振波長は 680nm であったが、MQW活性層20の構造を適宜選択することにより発振波長を調節することができ、どの波長帯においても $Z\text{n}$ 拡散によって活性層部は少なくともPL波長にして 20nm 以上は短波長化し、窓領域として作用することができる。

【0064】なお、本実施例では、 SiO_2 の開口部に $Z\text{n}$ を $2 \times 10^{18}\text{cm}^{-3}$ 以上ドーピングしたp型GaAs層9を選択成長し、その後アニール処理を加えて、 $Z\text{n}$ をp型GaAs層9からn型 $\text{In}_{0.5}(\text{Ga}_{0.3}\text{Al}_{0.7})_{0.5}\text{P}$ クラッド層3の途中まで拡散させ、 $Z\text{n}$ 拡散領域10を選択的に SiO_2 の開口部に形成する前に、 SiO_2 の開口部分のp型 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ 通電容易層6をエッティングしていたが、この順序は逆であっても差し支えない。

【0065】(実施例2) 次に、本発明の第2の実施例について説明する。図4及び図5は、本発明による第2の半導体レーザの製造方法を表す概略工程図である。すなわち、同図は、本発明を InGaAlP 系可視光半導体レーザに適用した場合を例示したものである。

【0066】本実施例においても、第1実施例と同様に、まず、図4(a)に示したように、有機金属気相成長(MOCVD)法により、n型GaAs基板1上に、例えばSiをドーピングしたn型GaAsバッファ層2、例えばSiをドーピングした膜厚 $1.7\mu\text{m}$ のn型 $\text{In}_{0.5}(\text{Ga}_{0.3}\text{Al}_{0.7})_{0.5}\text{P}$ クラッド層($n=3 \sim 4 \times 10^{17}\text{cm}^{-3}$)3、活性領域4、例えば $Z\text{n}$ をドーピングした膜厚 $1.7\mu\text{m}$ のp型 $\text{In}_{0.5}(\text{Ga}_{0.3}\text{Al}_{0.7})_{0.5}\text{P}$ クラッド層($p=9 \times 10^{17}\text{cm}^{-3}$)5、例えば $Z\text{n}$ をドーピングした膜厚 50nm のp型 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ 通電容易層6、例えばSiをドーピングした厚さ $1.7\mu\text{m}$ のn型GaAsキャップ層7を順次形成する。

【0067】ここで、活性領域4は、例えば図2(e)

に示したように、膜厚 25nm の $\text{In}_{0.5}(\text{Ga}_{0.5}\text{Al}_{0.5})_{0.5}\text{P}$ 第1光ガイド層16、膜厚 6.5nm の $\text{In}_{0.65}\text{Ga}_{0.35}\text{P}$ 井戸層17と膜厚 4nm の $\text{In}_{0.5}(\text{Ga}_{0.5}\text{Al}_{0.5})_{0.5}\text{P}$ 障壁層18とからなるMQW活性層20、及び膜厚 25nm の $\text{In}_{0.5}(\text{Ga}_{0.5}\text{Al}_{0.5})_{0.5}\text{P}$ 第2光ガイド層19からなるものとすることができる。

【0068】本実施例が前述した第1の実施例と異なる点は、n型GaAsキャップ層7の厚さをp型クラッド層5厚さの少なくとも半分以上の厚さとなるように形成する点である。本実施例では、一例としてクラッド層9と同じ厚さとした。

【0069】この後、第1の実施例と同様にして、半導体レーザの共振器端面に平行に例えば端面から $20\mu\text{m}$ の開口部を持つようにストライプ上の SiO_2 を例えば膜厚 200nm となるように堆積し、このストライプ上の SiO_2 をマスクとして、例えばウエットエッティングなどにより、n型GaAsキャップ層7およびp型 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ 通電容易層6をエッティングする。

【0070】続いて、図4(b)に示したように、ストライプ状の SiO_2 をエッティングにより除去し、MOCVD法などの結晶成長法により、 $Z\text{n}$ を $2 \times 10^{18}\text{cm}^{-3}$ 以上ドーピングしたp型GaAs層9を成長し、その後アニール処理を加えて、 $Z\text{n}$ をp型GaAs層9からn型 $\text{In}_{0.5}(\text{Ga}_{0.3}\text{Al}_{0.7})_{0.5}\text{P}$ クラッド層3の途中まで拡散させる。ここで、前述した第1実施例と異なる点は、n型GaAsキャップ層7の上にも高濃度の $Z\text{n}$ を有するp型GaAs層9が堆積するので、 $Z\text{n}$ がp型GaAs層9層からn型GaAsキャップ層7にも拡散する点である。

【0071】しかし、p型クラッド層5の膜厚の少なくとも半分以上の膜厚をn型GaAsキャップ層7が有していれば、 $Z\text{n}$ の拡散はp型クラッド層5で止まり、n型GaAsキャップ層7の下部の活性領域4は $Z\text{n}$ 拡散による混晶化を起こさない。

【0072】本実施例の場合は、n型GaAsキャップ層7はp型クラッド層5と同じ膜厚を有しているので、 $Z\text{n}$ の拡散はn型GaAsキャップ層7中でほとんど止まり、この結果、第1の実施例同様に、 $Z\text{n}$ 拡散領域10が選択的にn型GaAsキャップ層7の開口部に形成される。

【0073】本実施例の場合も、活性領域4のうち、 $Z\text{n}$ 拡散領域とn型GaAsキャップ層7下部の $Z\text{n}$ が拡散していない領域のフォトルミネッセンス(PL)波長はそれぞれ、 630nm と 680nm となり、第1の実施例と同様に、 $Z\text{n}$ 拡散領域では 50nm の短波長化が実現でき、窓領域として十分に作用することが可能である。このときのC-V法で測定したイオン化不純物濃度のプロファイルも図3に示したものと同様な結果が得られた。

【0074】本実施例においても、Znが拡散する深さを決めるパラメータは第1の実施例同様である。しかし、第1の実施例と大きく異なる点は、p型GaAs層9からn型GaAsキャップ層7にZnが拡散してしまうので、Zn拡散の選択性はn型GaAsキャップ層9の厚さに強く依存する点である。n型GaAsキャップ層9が厚ければ厚いほど、Zn拡散の選択性は強くなる。n型GaAsキャップ層9の厚さは、p型クラッド層5の厚さの少なくとも半分以上は必要である。

【0075】続いて、図4(c)に示したように、p型GaAs層9およびn型GaAs7をエッチングにより除去し、p型In_{0.5}Ga_{0.5}P通電容易層6の開口部にZn拡散領域10を露出させる。

【0076】この後、図4(d)に示したように、共振器となるリッジストライプを形成すべく、例えば幅4.5μmで厚さ200nmのストライプ状SiO₂1'1'をp型In_{0.5}Ga_{0.5}P通電容易層6のストライプ状の開口部に対して直交するように形成する。

【0077】次に、図4(e)に示したように、ストライプ状SiO₂1'1'をマスクとして、p型In_{0.5}Ga_{0.5}P通電容易層6をエッチングして取り除く。

【0078】次に、図4(f)に示したように、ストライプ状SiO₂1'1'をマスクにして、p型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層5をエッチングしてリッジストライプ状に形成する。ここでは、例えば、リッジ幅約5μm、リッジの厚さ1.7μm、リッジ側面の厚さ0.25μmに形成する。

【0079】次に、図5(a)に示したように、n型GaAs(n=2×10¹⁸cm⁻³)電流ブロック層をリッジの側面に約1μmの膜厚で選択成長させる。

【0080】次に、図5(b)に示したように、ストライプ状SiO₂1'1'をエッチングにより取り除く。すなわち、p型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層3のリッジストライプ上には、n拡散領域10を開口部とするp型In_{0.5}Ga_{0.5}P通電容易層6が露出する。

【0081】この後、図5(c)に示したように、p型GaAsコンタクト層(p=2×10¹⁸cm⁻³)13を3μm形成し、p側電極としてAuZn/Au14を形成し、n側電極としてAuGe/Au15を形成して半導体レーザが完成する。

【0081】図5(d)は、本実施例により作成された半導体レーザーの一部断面斜視図である。同図に示したように、本実施例によっても、第1実施例と同様の構造の半導体レーザーが得られる。本実施例により得られた端面非注入型窓構造半導体レーザーも第1の実施例とほぼ同様な特性が得られた。

【0082】本実施例においても、活性領域4は、MQW活性層20と光ガイド層16、19で形成されていたが、無論、クラッド層よりもバンドギャップエネルギーが小さい半導体層であればいずれを用いても、Zn拡散

によりバンドギャップエネルギーの増大が起こり同様な効果が得られる。

【0083】また、本実施例では、発振波長は680nmであったが、MQW活性層20の構造により発振波長は可変にできる。ここで、どの波長帯においてもZn拡散によって活性層部は少なくともPL波長にして20nm以上は短波長化し窓構造レーザとして機能する。

【0084】以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。

【0085】例えば、固相拡散させる不純物は、Znに限定されず、この他にも、マグネシウム、ベリリウム、カドミウム、水銀などのp型不純物や、シリコン、すず、硫黄、セレン、テルルなどのn型不純物なども同様に固相拡散させることができる。

【0086】また、p型不純物を固相拡散させるための拡散源となるp型III-V族化合物半導体層の形成は、前述した有機金属気相成長法の他に、分子線エピタキシャル法、ハイドライド気相成長法、クロライド気相成長法、または液層成長法のいずれを用いても良く、前述したものと同様の効果を得ることができる。

【0087】また、本発明は、前述した半導体レーザの他にも、例えば、発光ダイオードや、フォトダイオード、電界効果トランジスタ、バイポーラトランジスタなどの各種のIII-V族化合物半導体素子に対して同様に適用し、同様の効果を得ることができる。すなわち、本発明によりZnなどのドーパントを高い制御性で固相拡散することができる。

【0088】

【発明の効果】本発明によれば、III-V族化合物半導体素子の製造に際して、Znなどのドーパントを従来よりも高い制御性でウェーハ中に導入することができる。例えば、従来よりも低温、短時間で高い濃度のZnをウェーハ中の深い位置まで拡散することが可能となる。

【0089】特に、本発明によれば、半導体レーザの光出力端面部分およびその近傍でZn拡散により活性層とクラッド層を混晶化し窓構造を形成する際に、Znの拡散源としてZnを多量に含有するIII-V族化合物半導体層を用い、窓構造を形成する領域の直上のウェーハ表面にこのZnを多量に含有するIII-V族化合物半導体層を堆積してZnを拡散させていく。従来例のZnOをZnの拡散源に用いる場合、Znの拡散する深さを決めていたのが、ZnO堆積後のアニール時間とアニール温度だったのに対して、本発明によれば、さらにZnを多量に含有するIII-V族化合物半導体層の厚さとZnの含有濃度が新たにパラメータとして加わる。

【0090】特に、Znの含有量に関しては、Znを多量に含有するIII-V族化合物半導体層からのZn拡散が顕著に生じ、他のZnを含有している層からのZn拡散は抑制されるので、従来例に比べてZn拡散領域と非

Zn拡散領域の選択性が増大する。この結果として、本発明によれば、非常に歩留まり良く窓構造半導体レーザなどの各種III-V族化合物半導体素子を作成することができるようになる。

【0091】また、本発明によれば、クラッド層とコンタクト層の大きなバンドギャップ差を利用して、窓構造領域はこのヘテロ障壁により電流が非注入となる構造をとることにより、信頼性の高い窓構造レーザを提供できる。すなわち、活性層に電流を注入するべきところには、通電容易層というクラッド層とコンタクト層のほぼ中間のバンドギャップを持つ層をクラッド層とコンタクト層の間に挿入し、窓構造領域にはこの層を設けない構造をとる。これは、従来の選択再成長により作成されたp型/n型/p型のトランジスタ構造で電流をブロックする電流非注入構造に比べて、プロセスが非常に簡略化でき、チップ表面上の再成長部に凹凸が生じることがなくなり、半導体レーザチップをヒートシンク上にアップサイドダウンでマウントする場合に問題とならないといった効果も得ることができる。

【図面の簡単な説明】

【図1】本発明による半導体レーザの製造方法を表す概略工程図である。

【図2】本発明による半導体レーザの製造方法を表す概略工程図である。

【図3】ウェーハ表面からC-V法により測定したイオン化不純物濃度の深さ方向プロファイル図である。

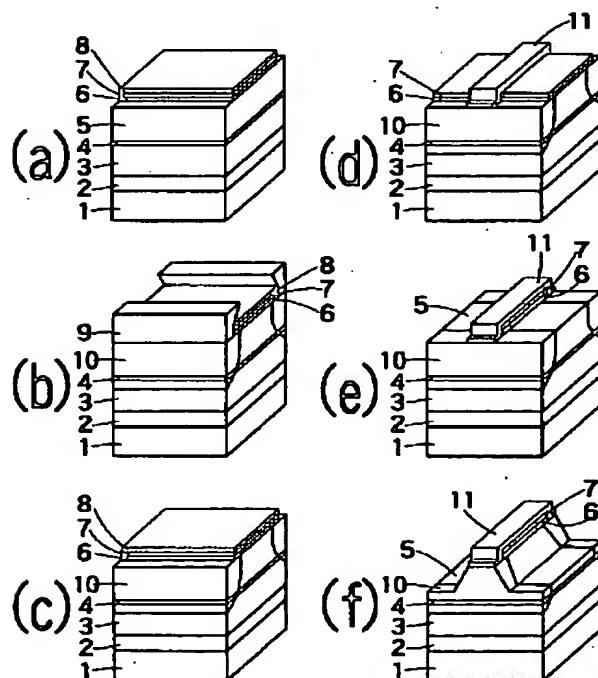
【図4】本発明による第2の半導体レーザの製造方法を表す概略工程図である。

【図5】本発明による第2の半導体レーザの製造方法を表す概略工程図である。

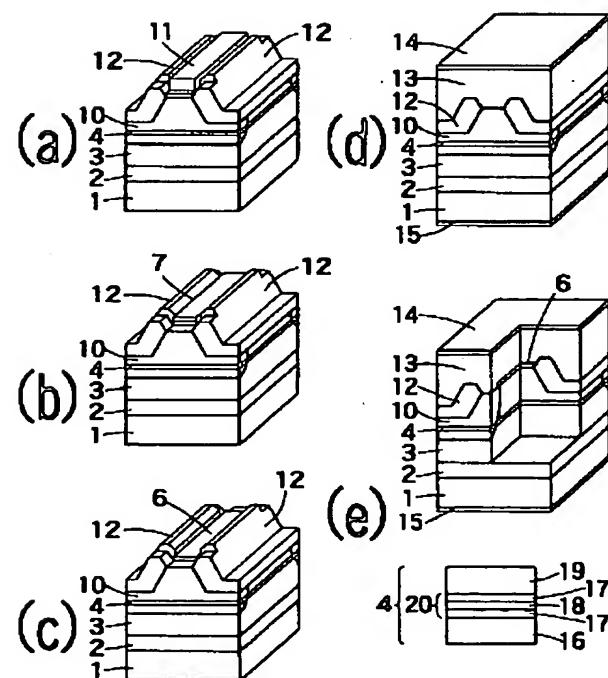
【符号の説明】

- 1 n型GaAs基板
- 2 n型GaAsバッファ層
- 3 n型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層
- 4 活性領域
- 5 p型In_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}Pクラッド層
- 6 p型In_{0.5}Ga_{0.5}P通電容易層
- 7 n型GaAsキャップ層
- 8 SiO₂マスク
- 9 Znを高濃度に含んだp型GaAs層
- 10 Zn拡散領域
- 11 SiO₂マスク
- 12 n型GaAs電流ブロック層
- 13 p型GaAsコンタクト層
- 14 AuZn/Au p側電極
- 15 AuGe/Au n側電極
- 16 In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P第1光ガイド層
- 17 InGaP井戸層
- 18 In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P障壁層
- 19 In_{0.5}(Ga_{0.5}Al_{0.5})_{0.5}P第2光ガイド層
- 20 多重量子井戸活性層

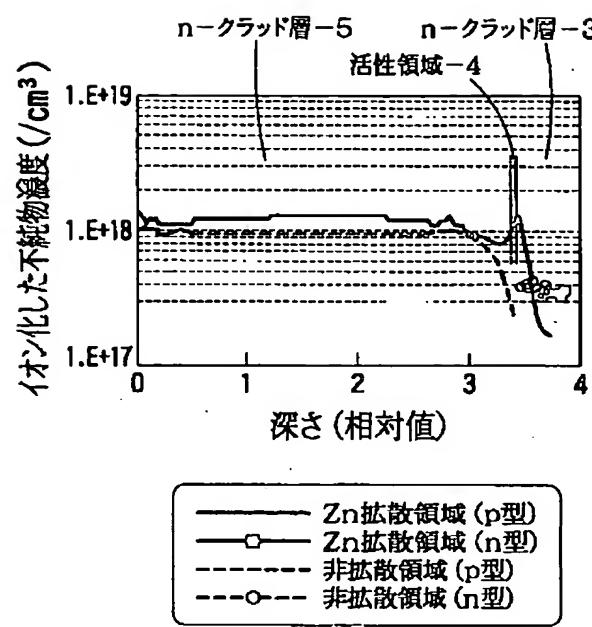
【図1】



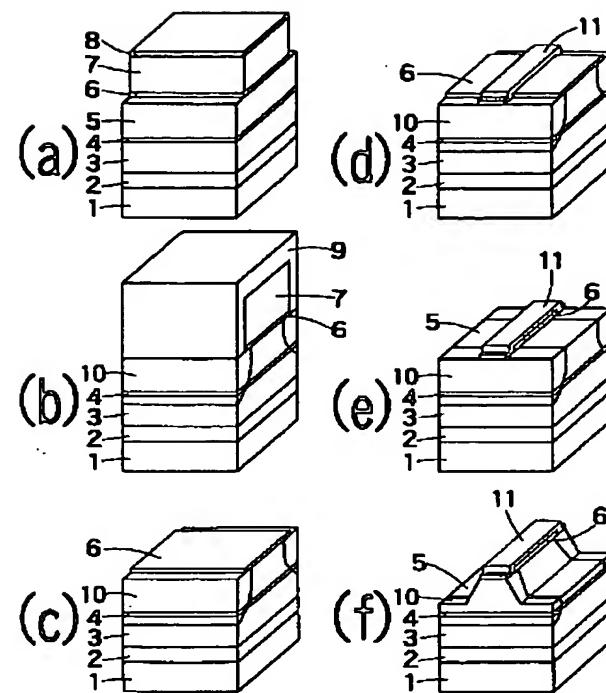
【図2】



【図3】



【図4】



【図5】

